S34PH412 : Systèmes Microprogrammés

Architecture des Ordinateurs

Cours 4

Université de la Réunion

Année 2015/2016

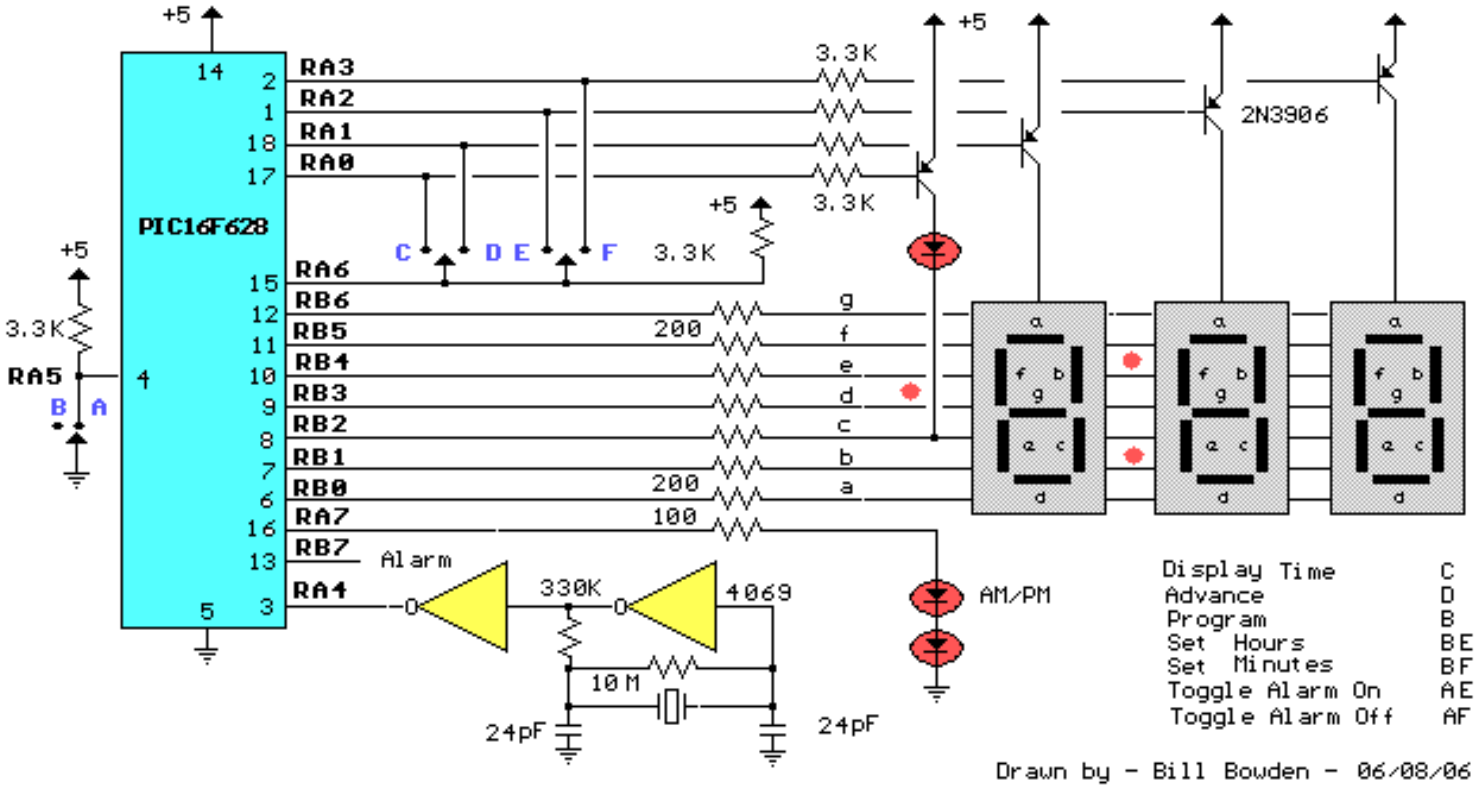
Alicalapa F.

UNIVERSITÉ DE LA RÉUNION
S'ouvrir aux mondes

UFR Sciences et Technologies UNIVERSITÉ DE LA RÉUNION

Vu au cours précédent. Notons quelques éléments

- **ETUDE DE CAS 1-CM3 :**
  - **Ports** numériques I/O d'un uC : **RBi** utilisés pour le pilotage **d'afficheur 7 segments** par exemple

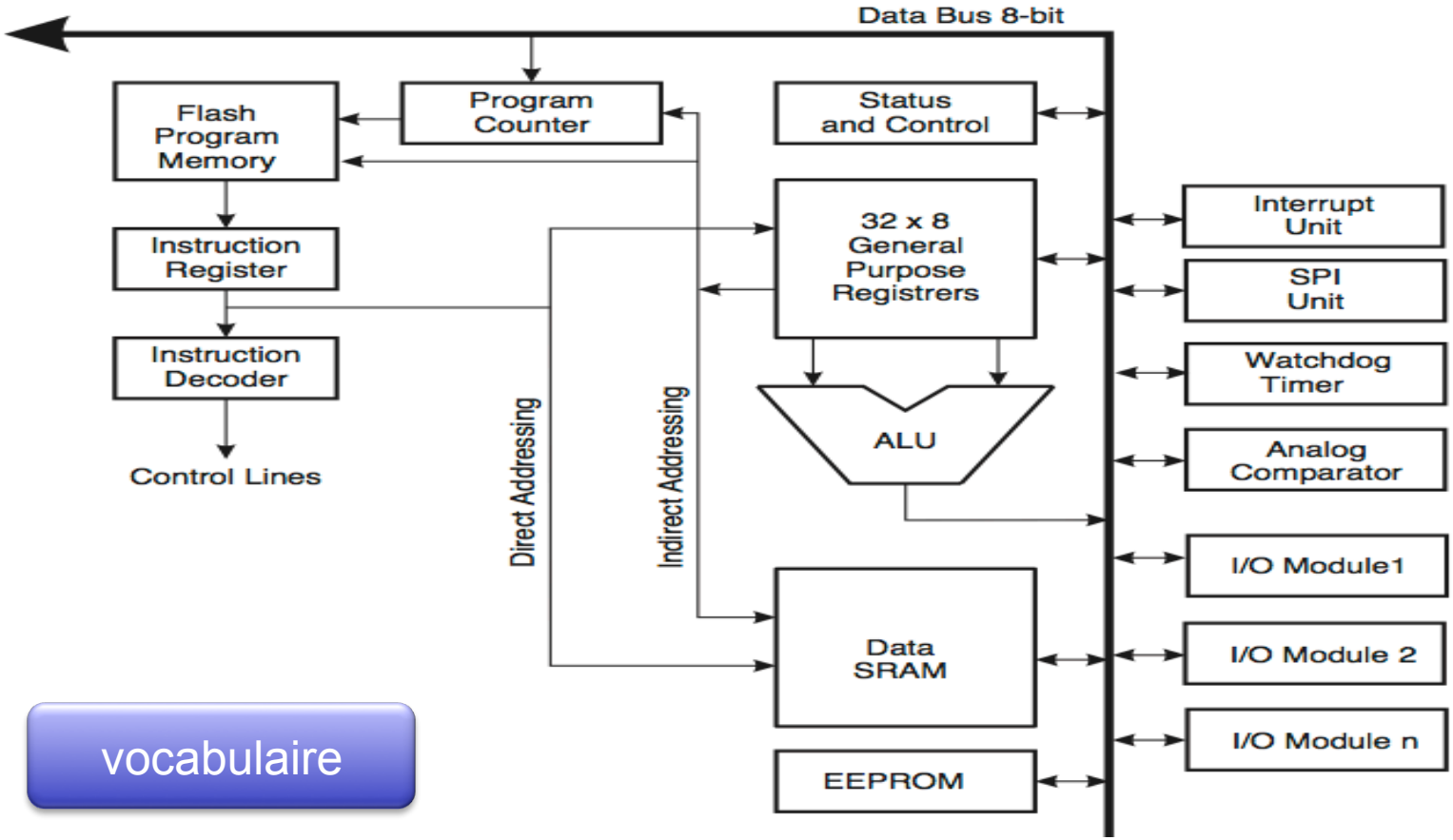


- **PORTB = ensemble des Rbi**
- **Comment compter de 000 à 999 avec cette connectique ?**

- ETUDE DE CAS 1 –CM3 :
  - **Ports** numériques : **RBi** utilisés pour le pilotage **d'afficheur 7 segments** par exemple : video « video_2 digit 7 segment multiplexing principle » .. Persistance rétinienne.

  - Sur le même principe video « **video_LED Cube 8x8x8 running on an Arduino.mp4** … comment gérer les commandes pour minimiser le nombre de fils de connexion ???

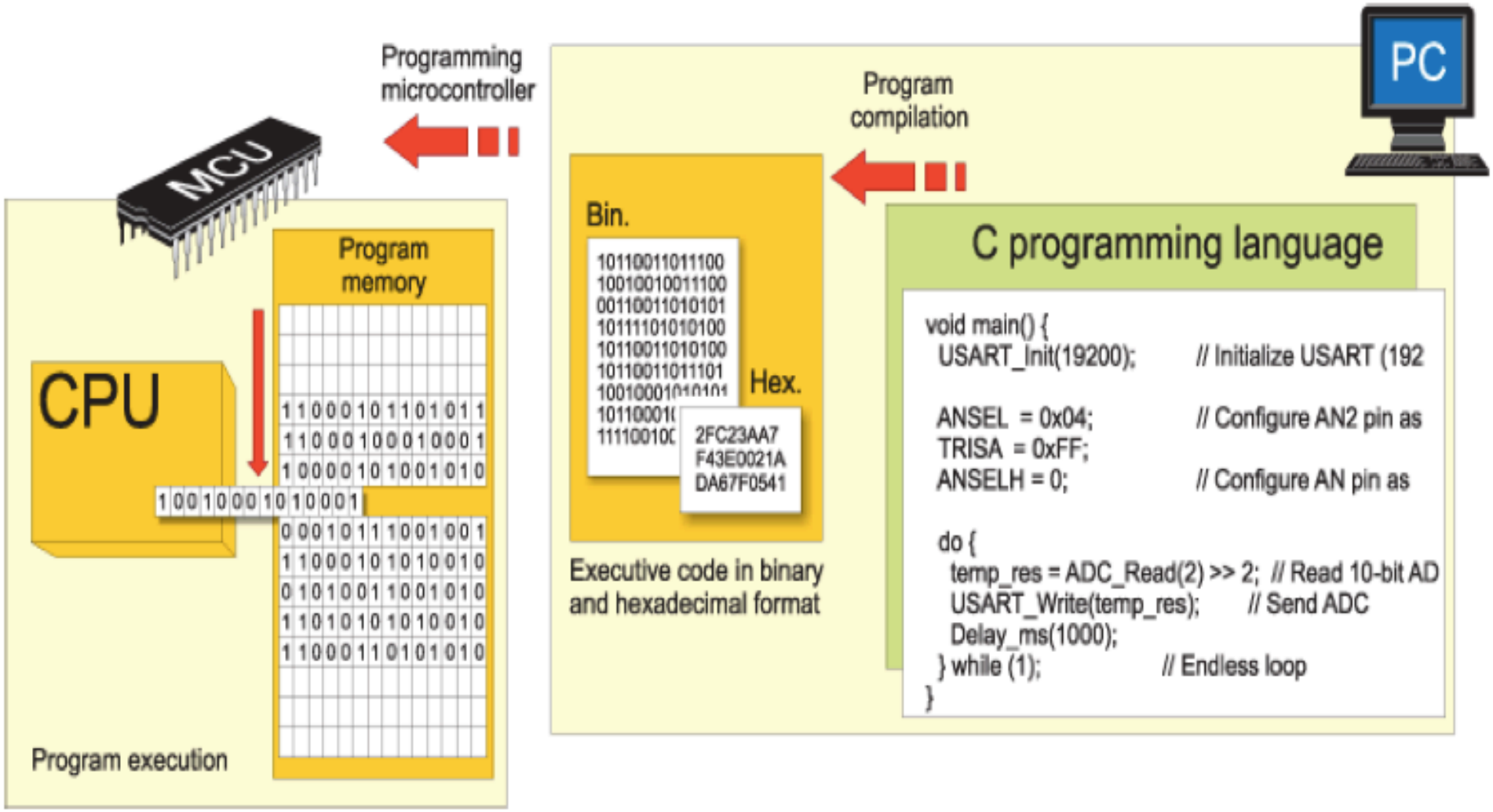
- Cas de la carte UNO et de son microcontroleur ATMEGA 328



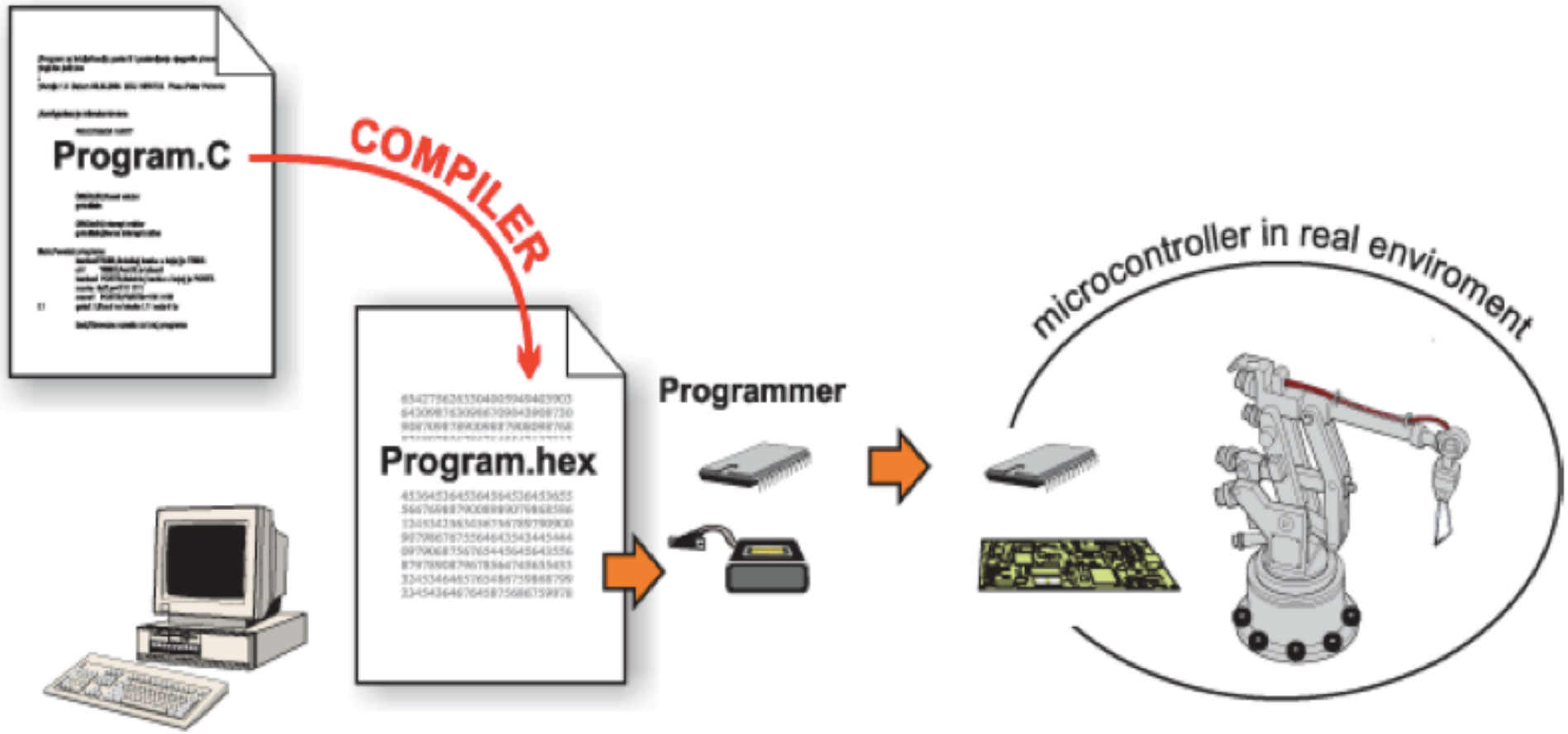
vocabulaire

In order to maximize performance and parallelism, the AVR uses a Harvard architecture – with separate memories and buses for program and data. Instructions in the program memory are executed with a single level pipelining. While one instruction is being executed, the next instruction is pre-fetched from the program memory. This concept enables instructions to be executed in every clock cycle. The program memory is In-System Reprogrammable Flash memory.

- Notion de **compilation et cross-compilation ?**



- Notion de **compilation et cross-compilation**



- Notion d

```
void main() {

   TRISB = 0;              // All port B pins are configured as
                           // outputs
   PORTB = 0b01010101;     // Logic state on port B pins
}
```

Program written in C

```
; ADDRESS     OPCODE       ASM
; ------------------------------------------
$0000         $2804        GOTO   _main
$0004         $       _main:
;Test.c,1 :: void main() {
;Test.c,3 :: TRISB = 0;          // All port B pins
$0004         $1303        BCF    STATUS, RP1
$0005         $1683        BSF    STATUS, RP0
$0006         $0186        CLRF   TRISB, 1
;Test.c,4 :: PORTB = 0b01010101; // Logic state
$0007         $3055        MOVLW  85
$0008         $1283        BCF    STATUS, RP0
$0009         $0086        MOVWF  PORTB
;Test.c,5 :: }
$000A         $280A        GOTO   $
```

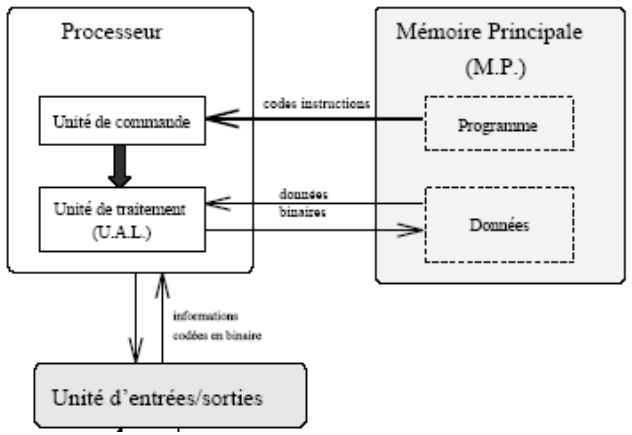
Compiled Program

```
:100000000428FF3FFF3FFF3F031383168601553 04F
:10001000831286000A28FF3FFF3FFF3FFF3FFF3F5D
:04400E00F22FFFFF8F
:00000001FF
```

Executable Code of the program (HEX code)

- **2ème modélisation ordinateur : 3 parties avec UAL/Unit commande**

1. **Unité centrale** =
   - l'unité arithmétique et logique (UAL) : réalise les opérations d'addition, multiplication, décalage ……sur nombres binaires
   - l'unité de commande : gère l'« ordre » des calculs et des opérations
2. **Mémoire centrale ou principale** : stocke les programmes et les données
3. **Les périphériques** (unités d'entrée/sortie) : permet à l'utilisateur de donner un ordre au calculateur ou de «lire» les résultats de ses ordres



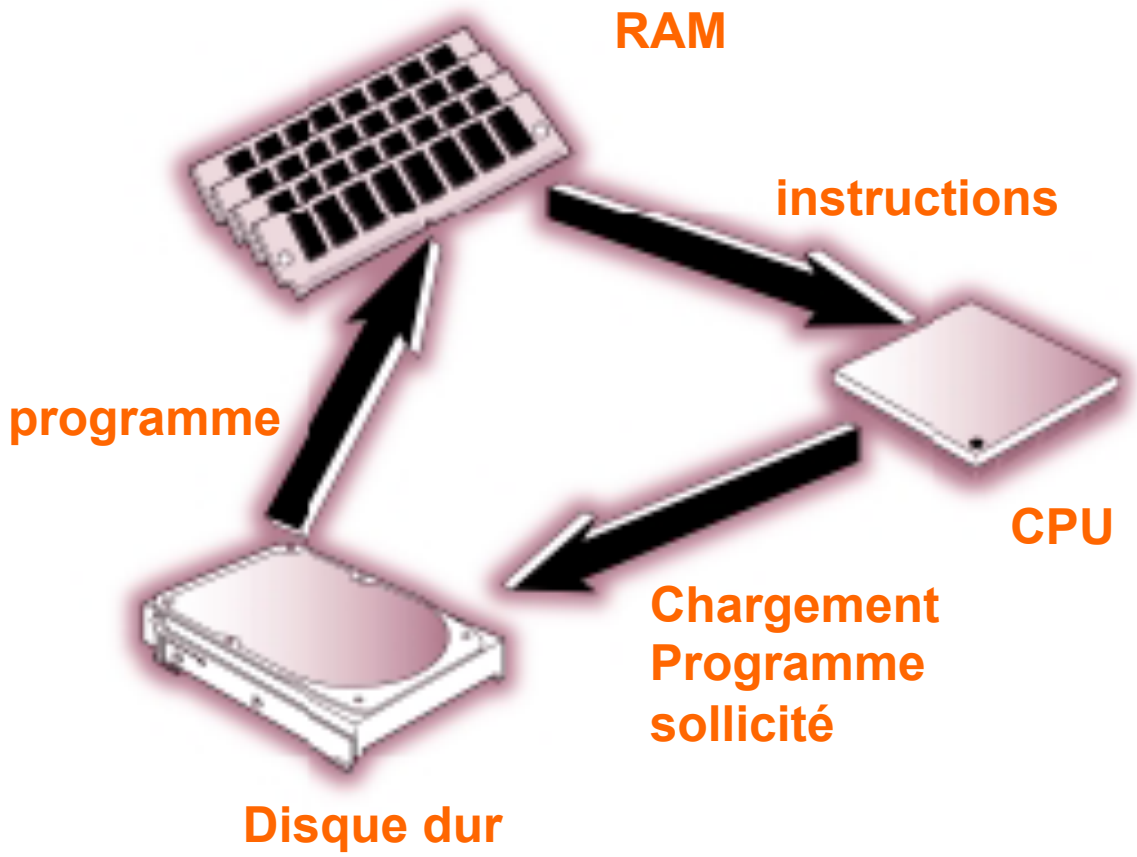
I. Notion de numération binaire (le monde du numérique et de l'analogique)

II. Le modèle Von Neuman et représentation hiérarchique

III. Les différents composants du système et leurs caractéristiques

a. Les mémoires : aspect général

- Rôle : conserver données et les programmes utilisés par l'utilisateur – Ou trouver de la mémoire sur une carte mère complète ?



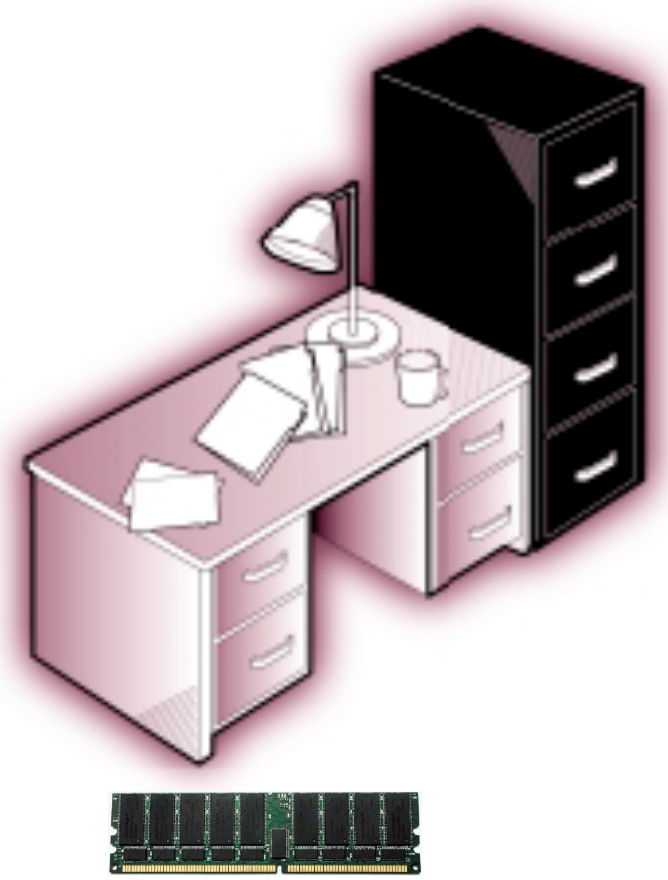
- **Différence mémoire vive et mémoire de stockage**

• Le **classeur ou archiveur couleur noir** représente le **disque dur**, il contient **tous les dossiers et toutes les informations** dont vous avez besoin=**mémoire de stockage**.

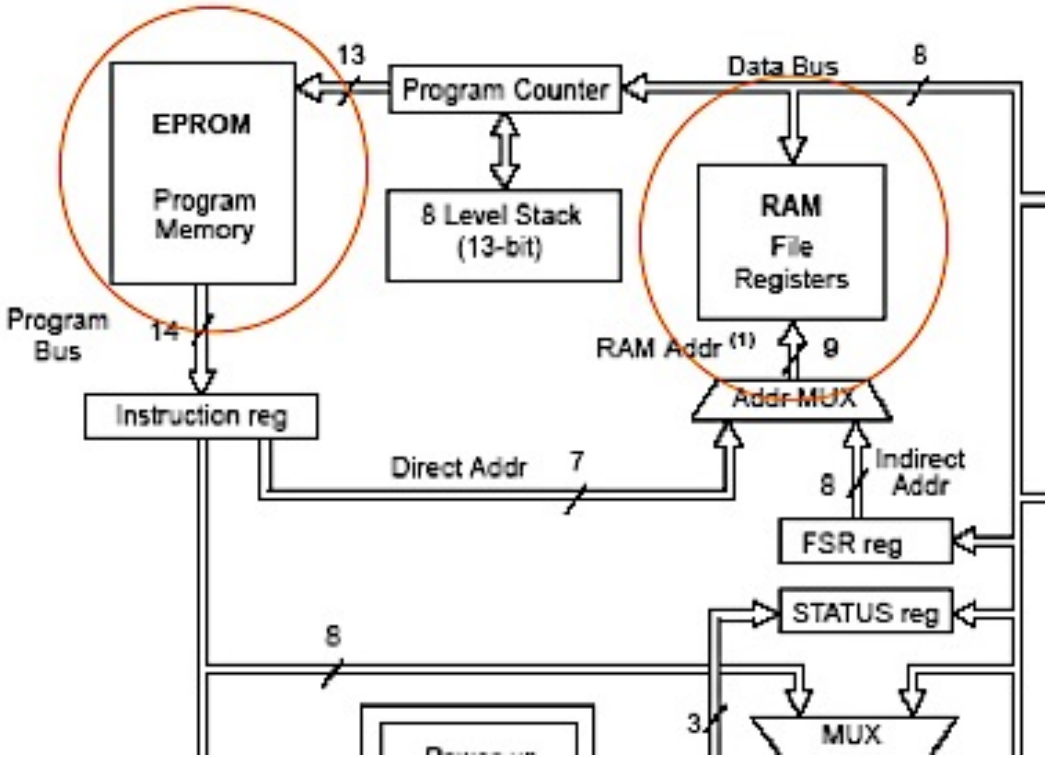
• Lorsque vous **commencez un travail**, vous **prélevez** dans le **classeur les dossiers spécifiques** et vous les **posez** sur votre **bureau** pour en **disposer plus aisément**.

• Le **bureau** correspond à la **mémoire vive, la RAM**

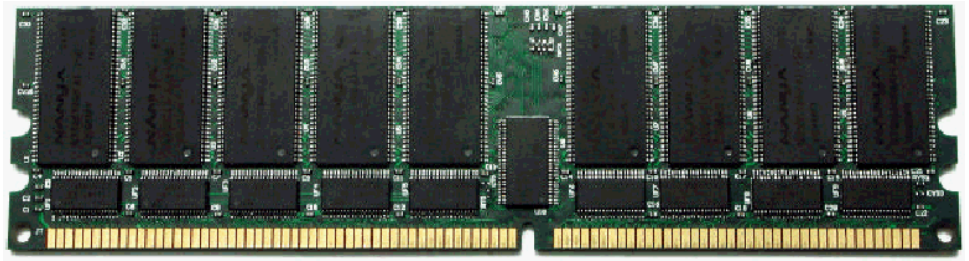
- **Différence mémoire vive et mémoire de stockage**



• et dans le uC ? Même chose ?



- La mémoire centrale/principale essentiellement composée de mémoires RAM (Random Access Memory – cf suite)



- Un type donné de mémoire se caractérise essentiellement par :
  - Sa capacité : Ko, Mo, Go (déjà vu)
  - Son temps d'accès : temps que met l'élément pour répondre à une requête de lecture ou d'écriture. Ce temps, généralement mesuré en millisecondes (ms, us, ns).
  - Son caractère volatile ou permanent

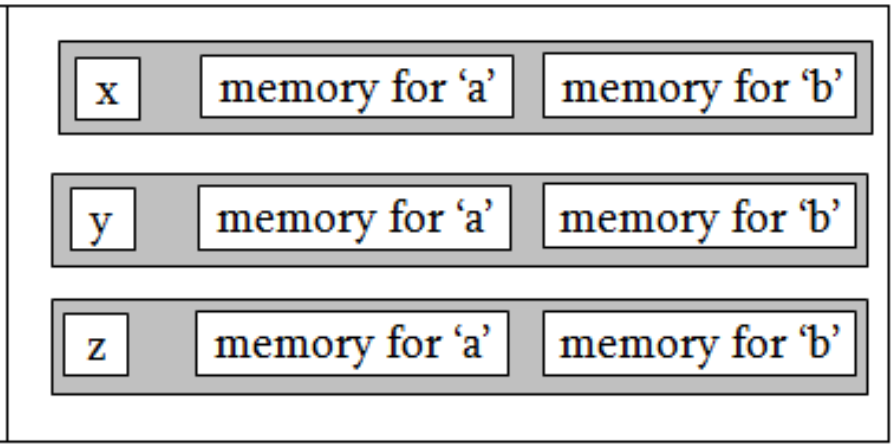
- dans un microcontrôleur, il y a plusieurs types de mémoire. Voyons la mémoire "vive" (RAM) et la mémoire "morte" (EEPROM).

- Imaginons que vous avez connecté un bouton poussoir sur une broche de votre carte Arduino. Comment allez-vous stocker l'état du bouton (appuyé ou éteint) ?

- Une variable, qu'est ce que c'est ?
- Une **variable est zone de stockage d'un nombre**. Ce nombre est stocké dans un espace de la mémoire vive (RAM) du microcontrôleur.

- dans un microcontrôleur, il y a plusieurs types de mémoire. Voyons la mémoire "vive" (RAM) et la mémoire "morte" (EEPROM).

```
.................
class general
{
int a,b;
}
........
void main()
{
general x,y,z;
}
```



- Ce nombre a la particularité de **changer de valeur**. Si on matérialise cette explication par un schéma, cela donnerait :
- **nombre => variable => mémoire physique**

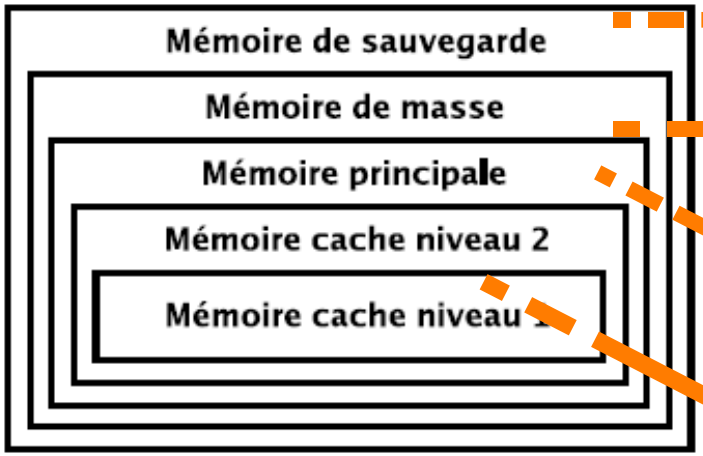
- **Hiérarchisation de la mémoire centrale** d'un ordinateur :

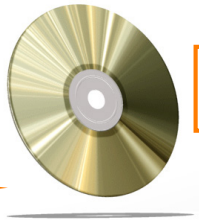
  - Hiérarchie : définition

  - selon les **critères prix et temps d'accès**, on a le classement suivant :

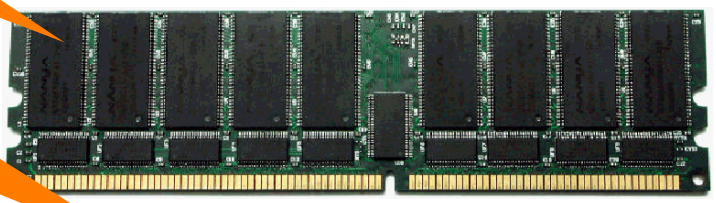
    1. La mémoire **cache de Niveau 1** (temps d'accès court)
    2. La mémoire **cache de Niveau 2** (SRAM) **??? (voir suite)**
    3. La **RAM** classique (DRAM)
    4. Le **disque dur**
    5. La **DVD-ROM**, **bande magnétique** (la moins chère et la plus lente).

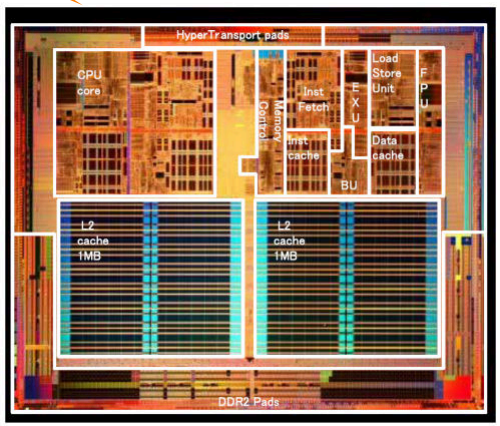
- Hiérarchisation de la mémoire





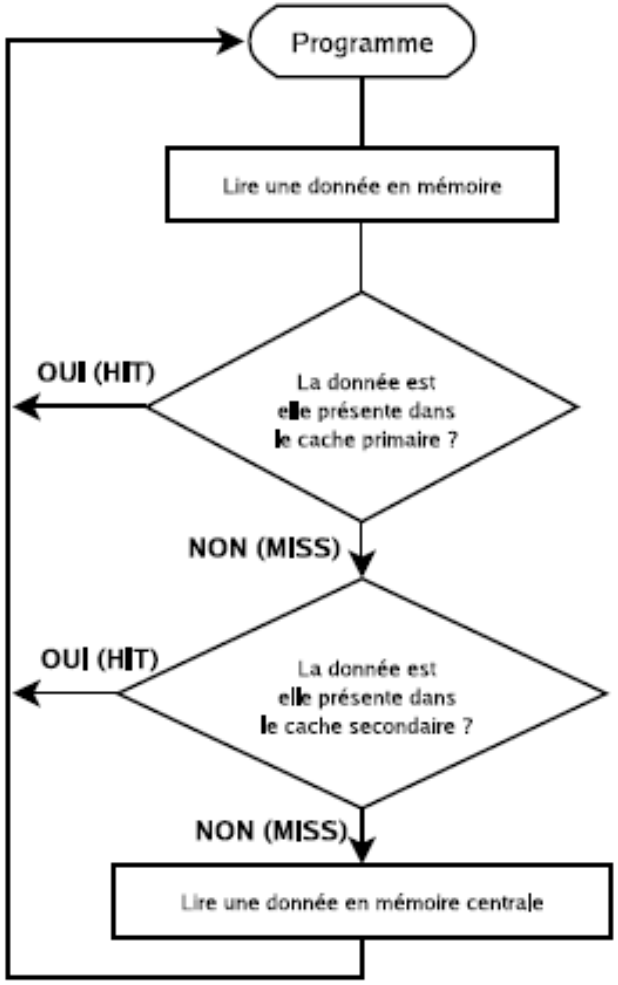
Loin du processeur

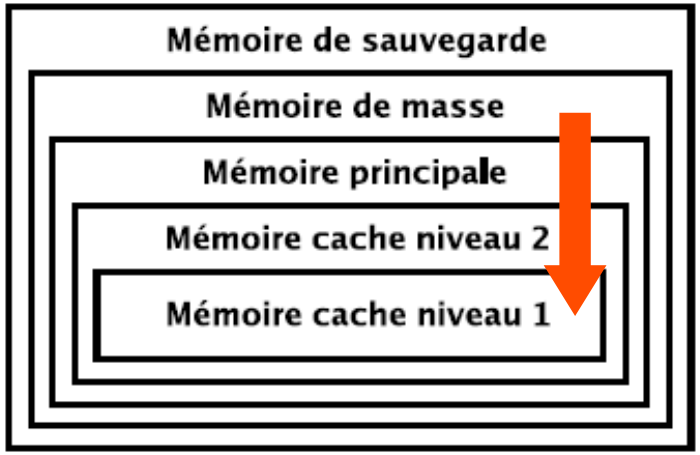




Dans le processeur

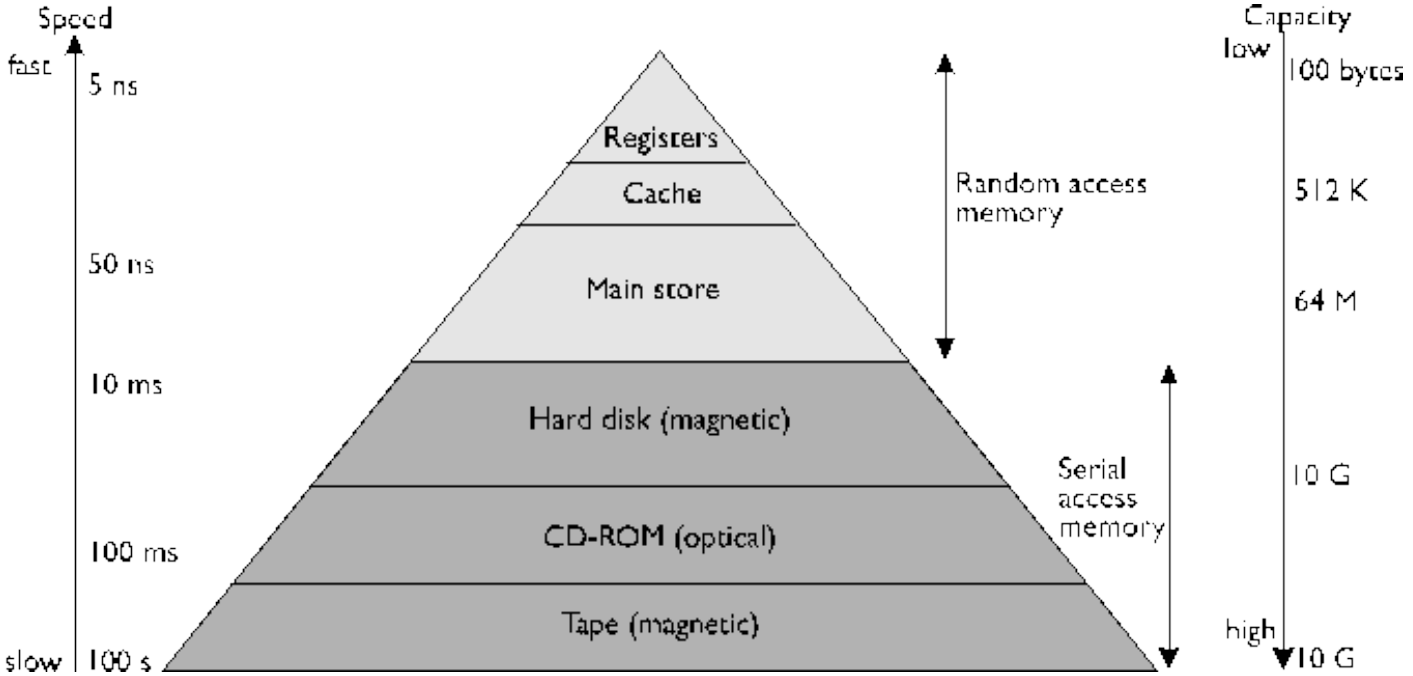
- Pour **fonctionner façon optimale** le **µP ne doit pas attendre** une donnée ou une instruction qui était en mémoire
- ⇨ l'information doit circuler à « flux tendu » vers la mémoire cache L1 qui est la plus proche du µP (cf suite cours mémoire cache).



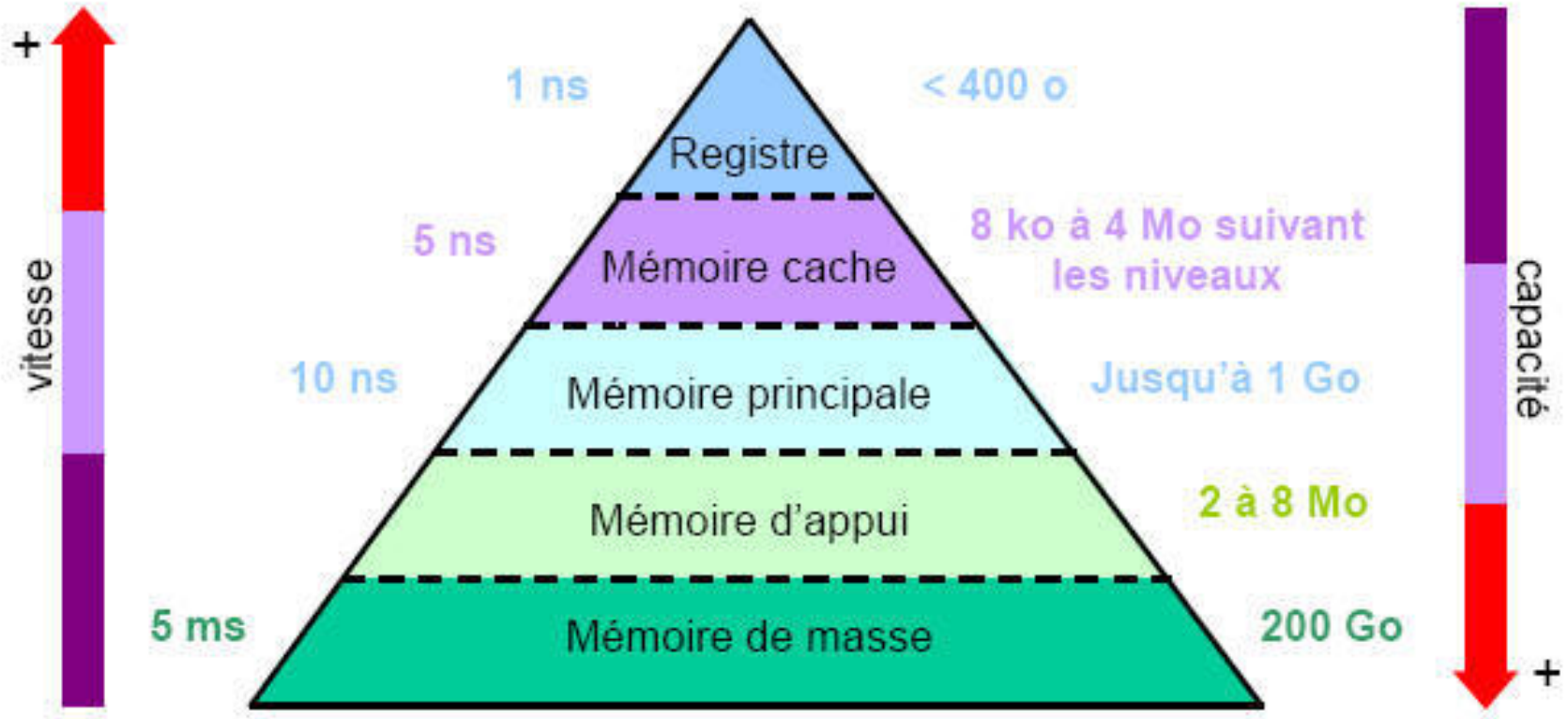


Plus l'on s'éloigne du processeur, plus la capacité et le temps d'accès augmentent et plus le prix diminue :

•	Taille	Temps	
registres du processeur	10 octets	10^{-8}	s
Mémoire principale	10^{6} octets	10^{-7}	s
Disque dur	10^{9} octets	10^{-2}	s

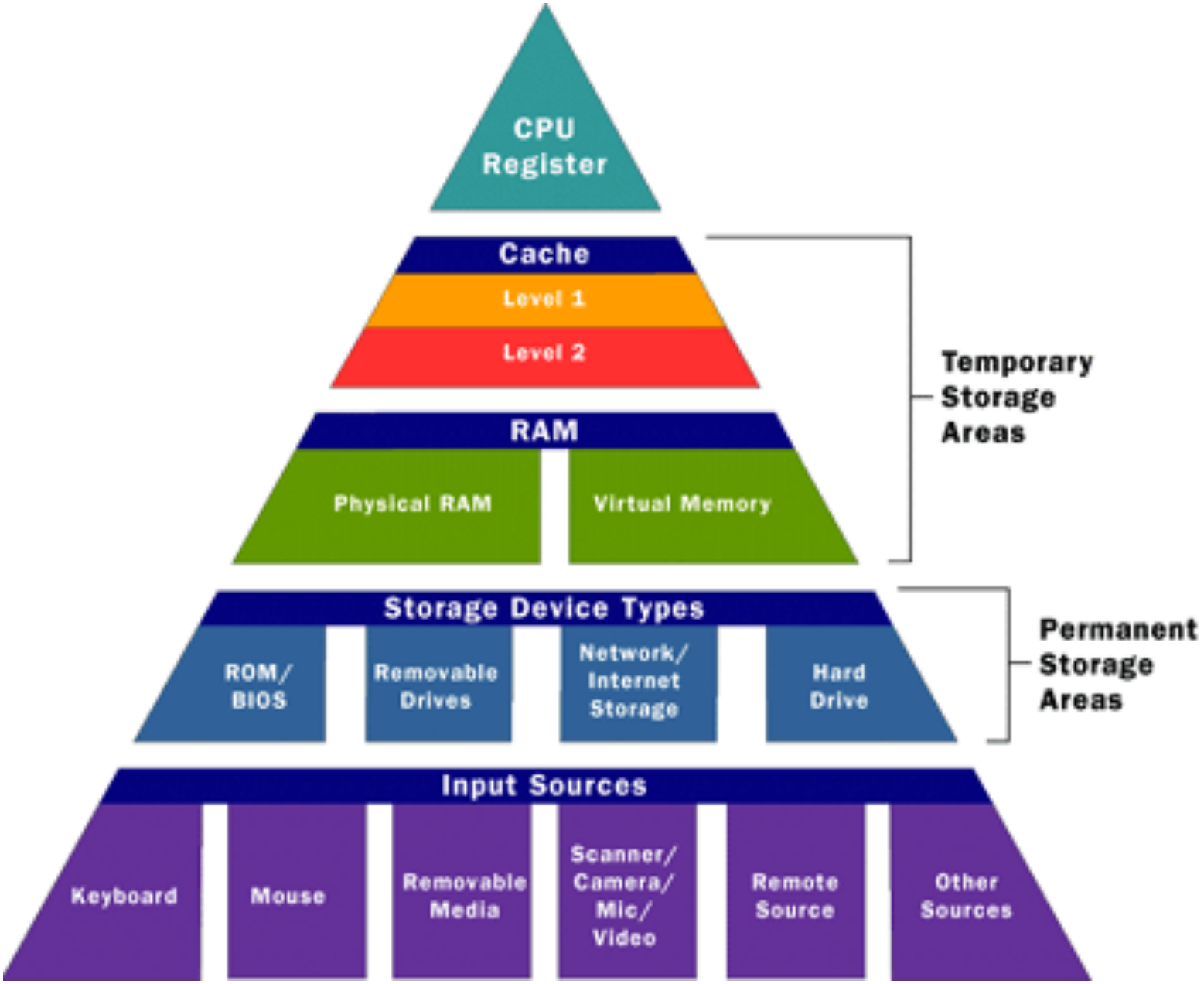


- Plus d'actualité



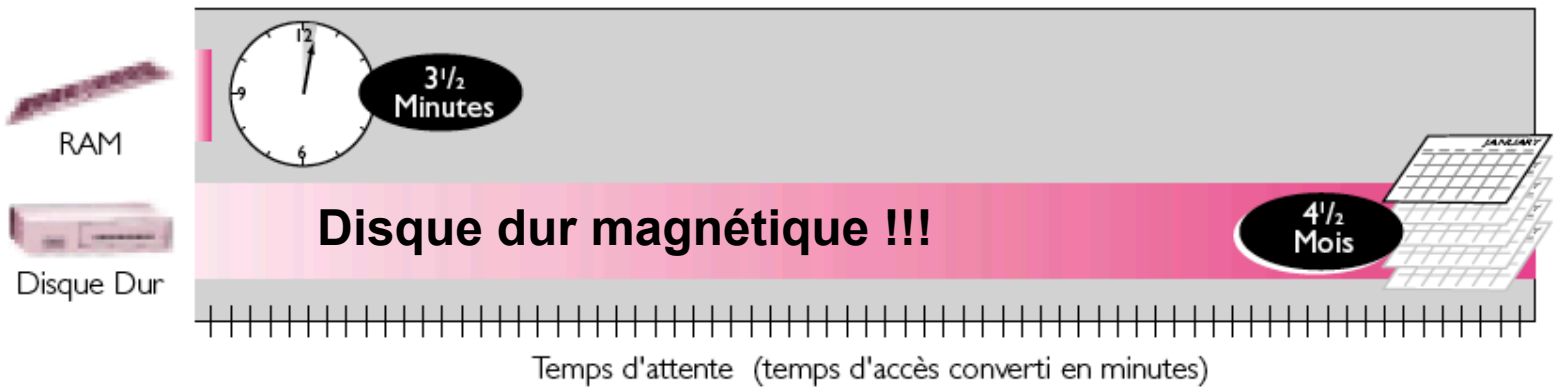
Les éléments de base d'un ordinateur

- Plus général :



Plus l'on s'éloigne du processeur, plus la capacité et le temps d'accès augmentent et plus le prix diminue :

	Taille	Temps
registres du processeur	10 octets	10^{-8} s
Mémoire principale	10^{6} octets	10^{-7} s
Disque dur	10^{9} octets	10^{-2} s



Comparaison du temps d'accès à une RAM et à un disque dur.

I. Notion de numération binaire (le monde du numérique et de l'analogique)

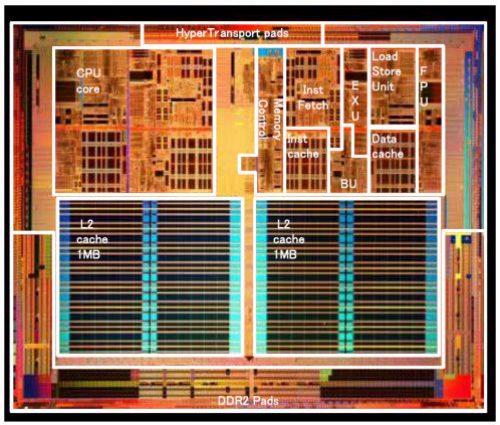
II. Rapide Historique de l'évolution des ordinateurs

III. Le modèle Von Neuman et représentation hiérarchique

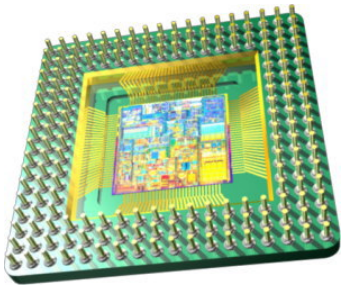
IV. Les différents composants du système et leurs caractéristiques

a. Les mémoires : aspect général , mémoire cache

- La mémoire cache de Niveau 1 (temps d'accès court)

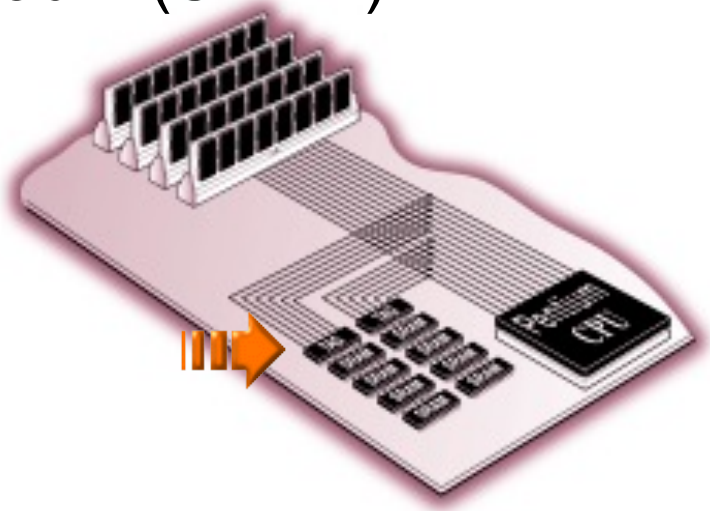


Cache L1L2
Voir « on line »:
www.hardware.fr



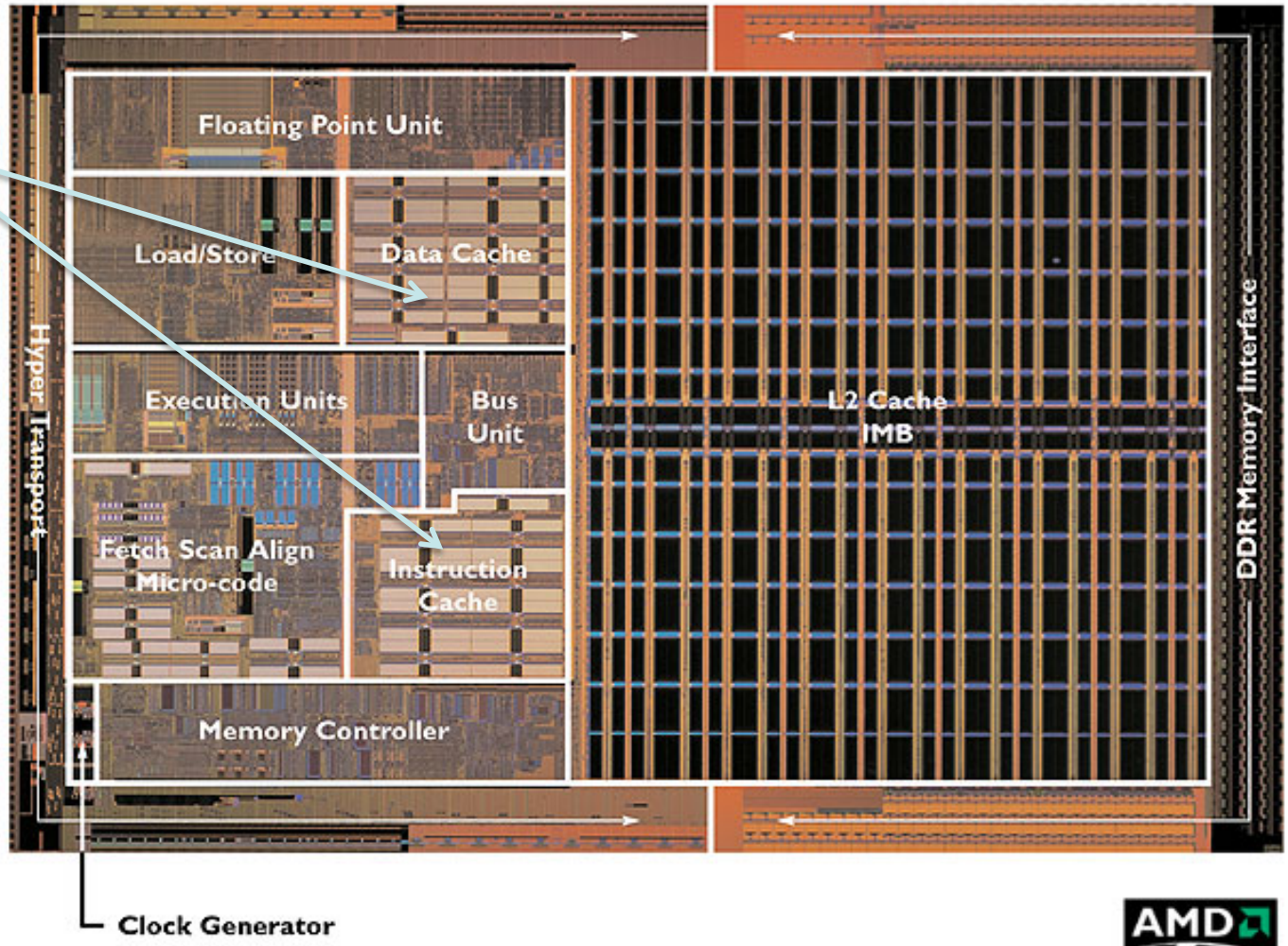
- La mémoire cache de Niveau 2 (SRAM)

- Exemple dans puce (⇓)



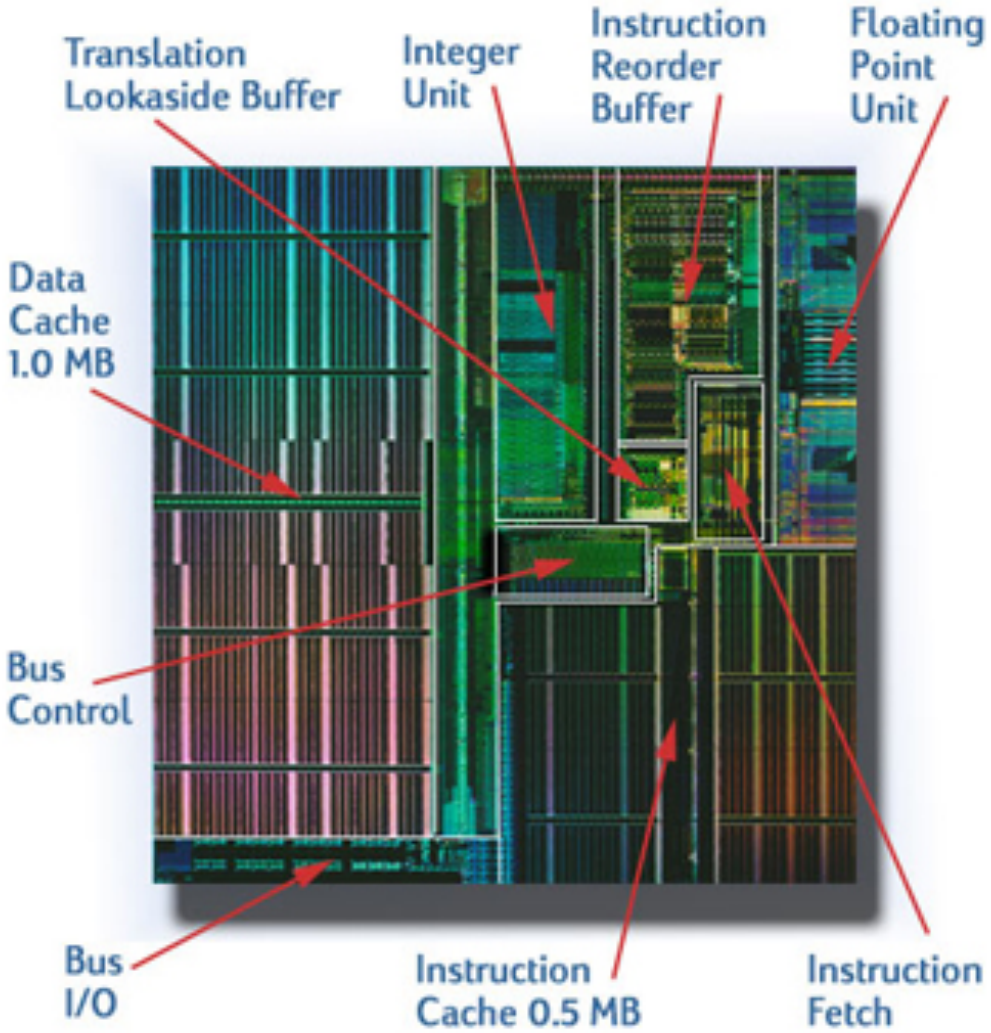
La mémoire-cache (nano-élec)

L1



AMD 64 Opteron

La mémoire-cache



PA-8500 microprocessor

La mémoire-cache : quelques détails

Répond à un problème de temps d'attente du processeur.

Revenons en arrière d'une **30ène d'années** :

- les **µPs** travaillaient à **10ène de MHz**,
- et les mémoires **temps d'accès** entre **150 et 120 ns**.

Quand le µP cherchait une donnée en mémoire, cette dernière lui paraissait disponible instantanément.

La mémoire-cache : quelques détails

La **technologie évoluant**,

- temps d'accès (RAM) a diminué, nanoseconde.
- Les microprocesseurs ont aussi progressé en vitesse, et leur fréquence de travail a été multipliée par 200 voir plus.

⇨ **solution utilisation mémoire cache = buffer**

Buffer est un mot anglais se traduisant généralement par **tampon**.

- En électronique, un **buffer** est un montage spécifique destiné à amplifier le courant de sortie d'un circuit, permettant de raccorder plus d'utilisateurs sur la sortie de ce circuit.
- En informatique, **buffer** est le terme anglais équivalent à *mémoire tampon*, une zone de mémoire virtuelle ou de disque dur utilisée pour stocker temporairement des données, notamment entre deux processus ou deux pièces d'équipement ne fonctionnant pas à la même vitesse.

La mémoire-cache : quelques détails

Au vu de la proximité avec le CPU :

CPU	Bus width	Clock frequency	Theoretical bandwidth
Intel Pentium III	64 bits	1400 MHz	11.2 GB/sek.
AMD Athlon XP+	64 bits	2167 MHz	17.3 GB/sek.
AMD Athlon 64	64 bits	2200 MHz	17,6 GB/sek.
AMD Athlon 64 FX	128 bits	2200 MHz	35,2 GB/sek.
Intel Pentium 4	256 bits	3200 MHz	102 GB/sek.

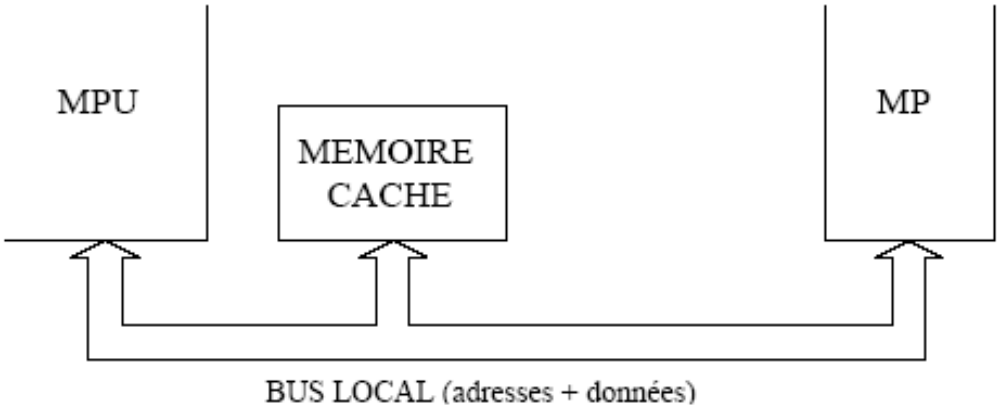
Fig. 74. Theoretical calculations of the bandwidth between the L1 and L2 cache.

- Cache L1 du processeur : débit mesuré de 18 Go/s
- Cache L2 du processeur : débit mesuré de 5,6 Go/s

source : http://www.x86-secret.com

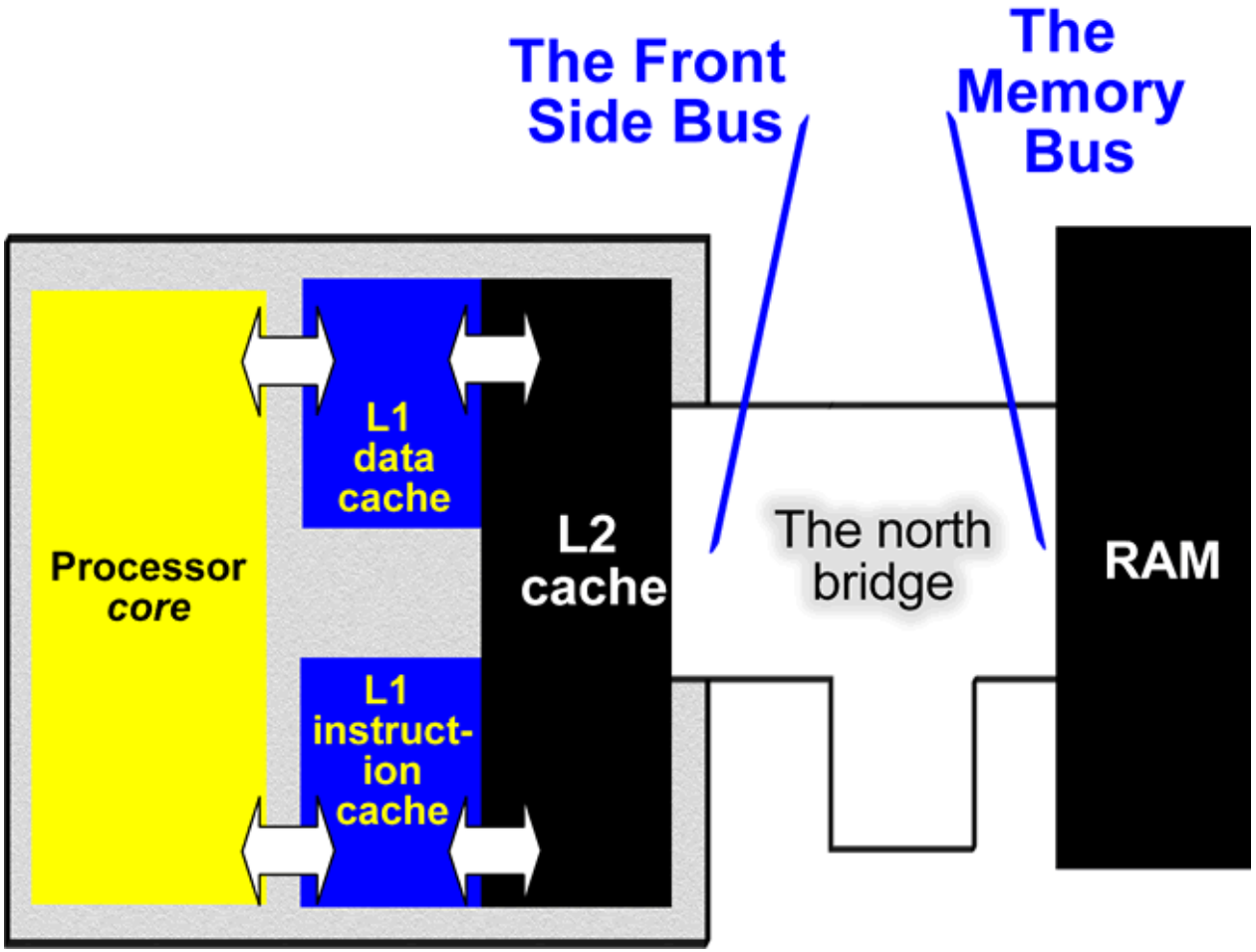
La **mémoire-cache**

- Intercaler entre le processeur et la mémoire principale
- Est un circuit de **mémoire statique** (verrons après différence entre mémoire statique et dynamique),
- plus rapide que la mémoire dynamique constituant la mémoire principale mais de petite taille (quelques Mo).
- Dans cette mémoire, on va essayer de garder les informations normalement en mémoire principale dont le processeur se sert le plus souvent (exemple ⇩).



La **mémoire-cache**

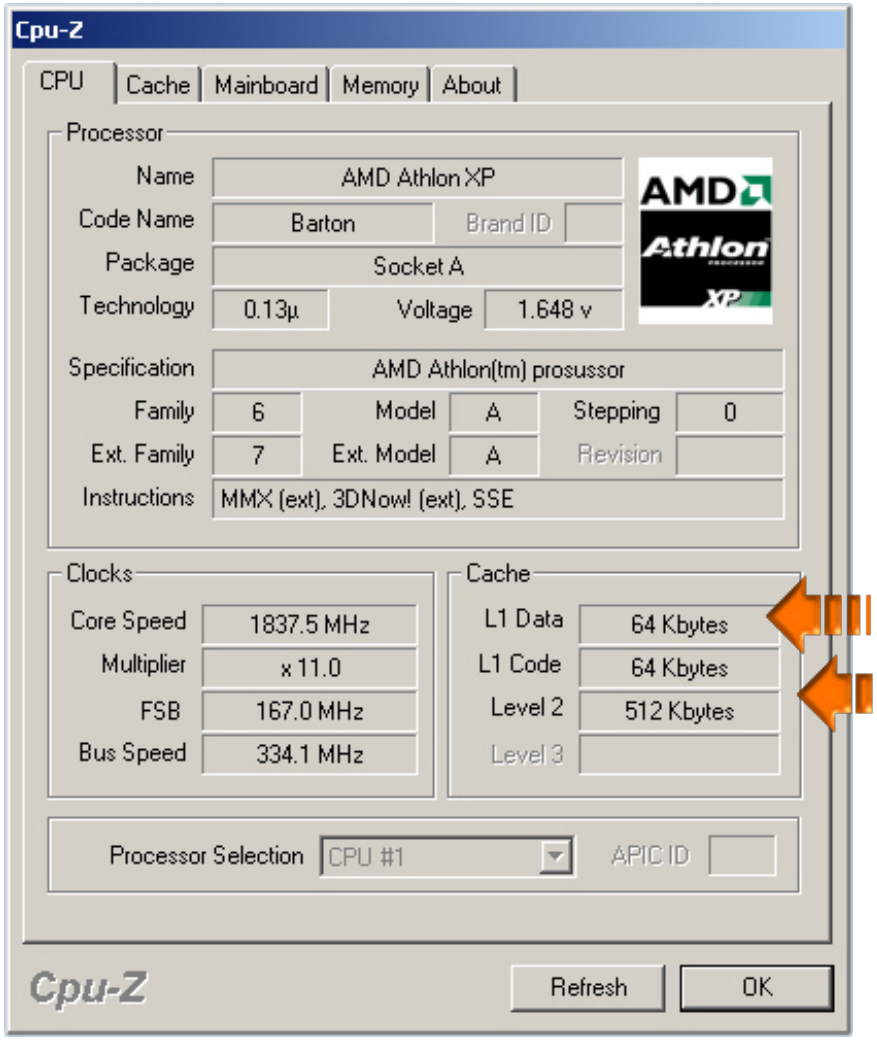
- Intercaler entre le processeur et la mémoire principale



La mémoire-cache

Processeur	Fréquence	FSB	Coeff.	Cache L1	Cache L2	Cache L3	Prix
Pentium II 350 MHz	350	100	3,5	32	256	0	N/A
Duron Morgan 1200	1200	100	12	128	64	0	N/A
Athlon 1400 Thunderbird	1400	133	10,5	128	256	0	85 €
Pentium 4 1.5 GHz	1500	100	15	8	256	0	N/A
Duron Applebred 1600	1600	133	12	128	64	0	40 €
Athlon XP 2200+	1800	133	13,5	128	256	0	70 €
Athlon XP Barton 2500+	1833	166	11	128	512	0	90 €
Athlon XP Barton 2600+	1917	166	11,5	128	512	0	105 €
Athlon 64 3200+	2000	200	10	128	1 Mo	0	450 €
Athlon XP 2400+	2000	133	15	128	256	0	80 €
Celeron 2 GHz	2000	100	20	8	128	0	70 €
Pentium 4 A 2.0 GHz	2000	100	20	8	512	0	160 €
Athlon XP Barton 2800+	2083	166	11,5	128	512	0	130 €
Athlon XP Barton 3000+	2100	200	10,5	128	512	0	195 €
Athlon XP Barton 3200+	2200	200	11	128	512	0	350 €
Pentium 4 A 2.2 GHz	2200	100	22	8	512	0	N/A
Pentium 4 C 2.4 GHz	2400	200	12	8	512	0	190 €
Pentium 4 B 2,53 GHz	2530	133	19	8	512	0	200 €
Pentium 4 C 2.6 GHz	2600	200	13	8	512	0	200 €
Celeron 2,7 GHz	2700	100	27	8	128	0	125 €
Pentium 4 C 2,8 GHz	2800	200	14	8	512	0	230 €
Pentium 4 C 3.0 GHz	3000	200	15	8	512	0	300 €
Pentium 4 C 3.2 GHz	3200	200	16	8	512	0	440 €
Pentium 4 EE 3.2 GHz	3200	200	16	8	512	2 Mo	1.100 €

La mémoire-cache : petit logiciel de caractérisation de votre uP



L1 données
L1 codes !

I. Notion de numération binaire (le monde du numérique et de l'analogique)

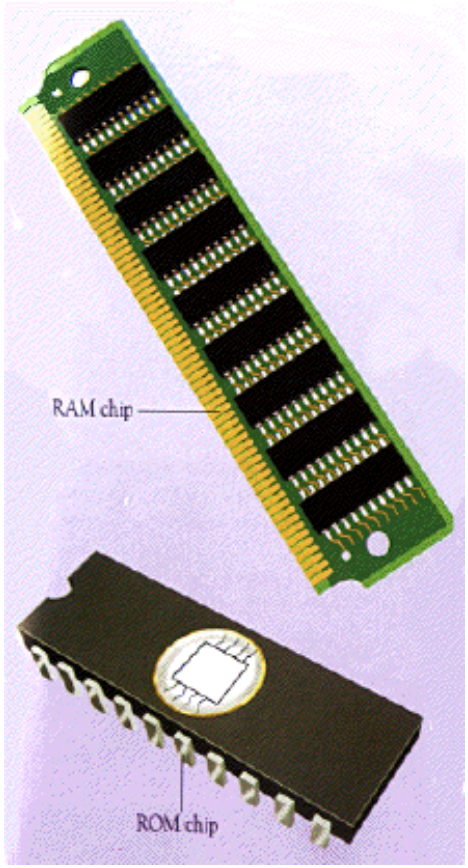
II. Rapide Historique de l'évolution des ordinateurs

III. Le modèle Von Neuman et représentation hiérarchique

IV. Les différents composants du système et leurs caractéristiques

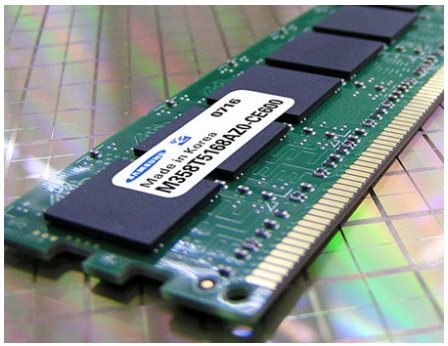
a. Les mémoires : aspect général , mémoire cache, différence RAM/ROM

- La mémoire se divise entre :
  - mémoire **volatile** = RAM (programmes et données en cours de fonctionnement)
  - mémoire **permanente** = ROM (programmes et données devant résider de façon permanente dans la machine pour la phase de démarrage)



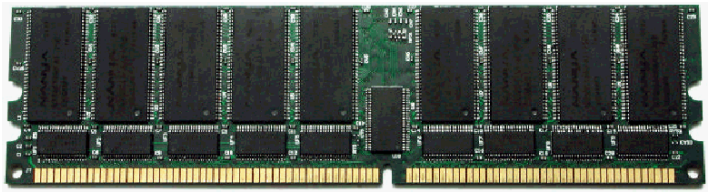
La Mémoire Principale est principalement composée de mémoire vive :

- **Désignée par RAM** (**Random Access Memory**) :
  - mémoire **adressable** par opposition aux mémoires secondaires séquentielles (ex : bandes magnétiques)
  - permet de stocker des informations pendant tout le temps de fonctionnement de l'ordinateur, son contenu volatile, détruit dès lors que l'ordinateur est éteint ou redémarré, contrairement à une mémoire de masse comme le disque-dur qui garde les informations même lorsqu'il est hors-tension.



La Mémoire Principale est principalement composée de mémoire vive :

- Rapide question de SUIVI de cours :
- Pourquoi alors se servir de mémoire alors que les disques durs sont moins chers ?



- Réponse : ???

I. Notion de numération binaire (le monde du numérique et de l'analogique)

II. Rapide Historique de l'évolution des ordinateurs

III. Le modèle Von Neuman et représentation hiérarchique

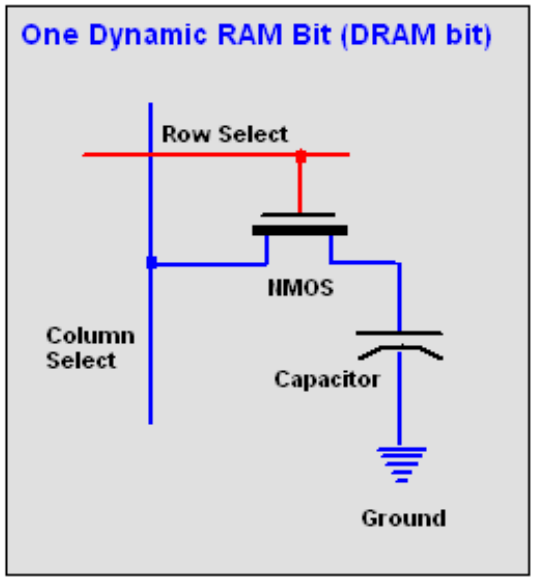
IV. Les différents composants du système et leurs caractéristiques

a. Les mémoires : aspect général , mémoire cache, différence RAM/ROM, les RAMs

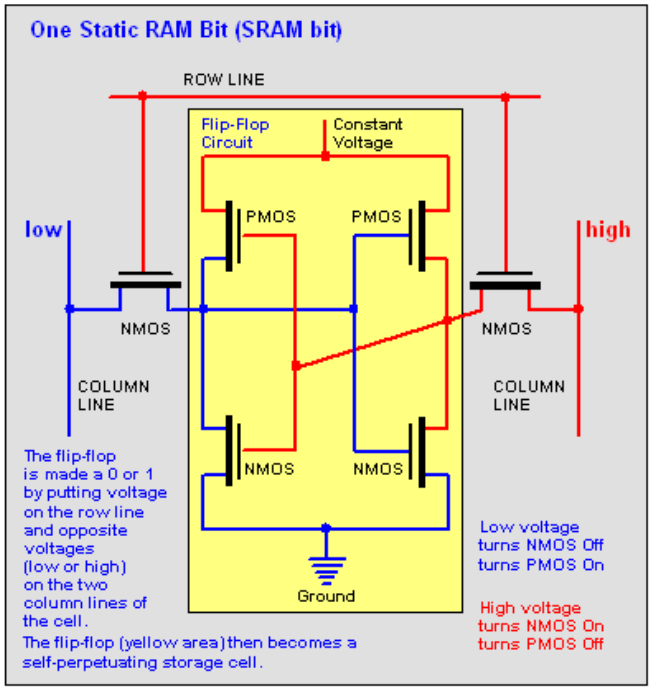
Les 2 types de RAM:

- 2 technologies différentes, les RAM dynamiques (DRAM), et les RAM statiques (SRAM).

From Computer Desktop Encyclopedia
© 2005 The Computer Language Co. Inc.



From Computer Desktop Encyclopedia
© 2005 The Computer Language Co. Inc.



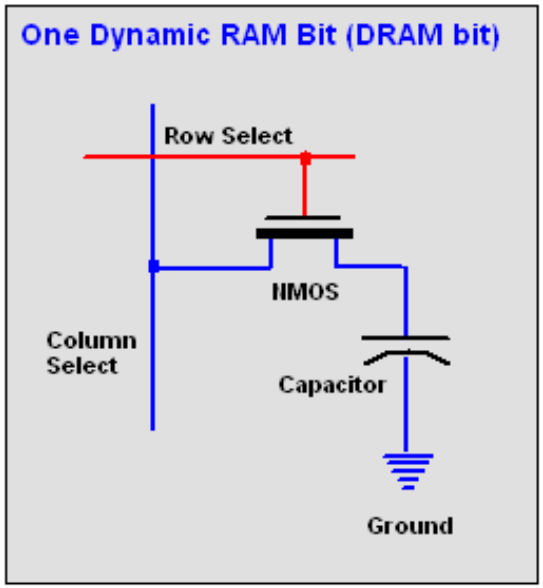
- Dram (🡻)

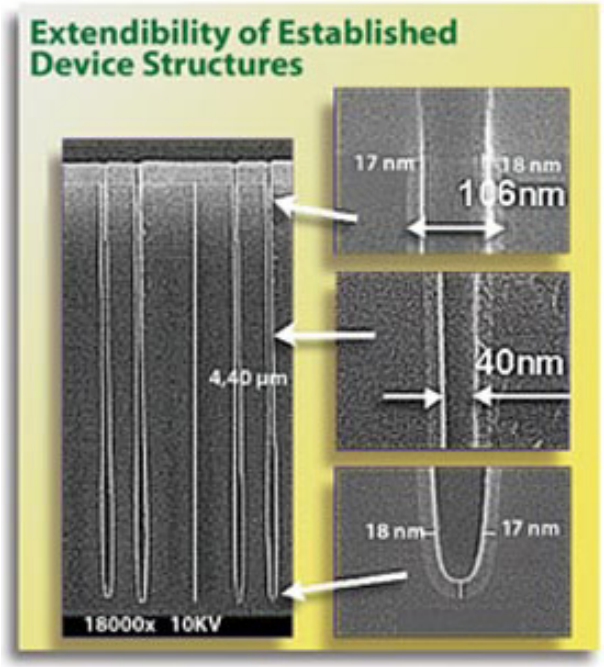
Les 2 types de RAM:

- **DRAM**

- cellule binaire de stockage = transistor + condensateur. L'état chargé ou déchargé du condensateur permet de distinguer deux états (bit 0 ou bit 1).

From Computer Desktop Encyclopedia
© 2005 The Computer Language Co. Inc.





Capacitor Refill

..\..\Soft_Animation_Flash_Physique_deja_cd4\ram-bucket.swf

- **DRAM**

- Inconvénient : condensateur se décharge seul au cours du temps (courants de fuite)

- ⇨ nécessité de rafraîchir tous les condensateurs périodiquement, environ 1000 fois par seconde.

- Cette opération est effectuée par un circuit de rafraîchissement intégré dans le boîtier.

- Conséquence (🡻)

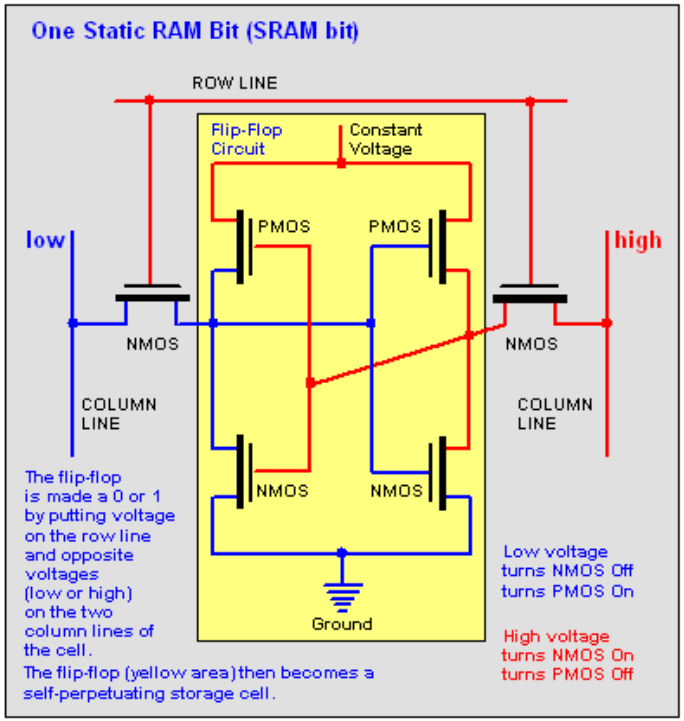
DRAM

- ⇨ le µC doit attendre la disponibilité de l'information !!
- Pour applications critiques : ne pas mettre de vieille DRAM sur un système neuf…le plus lent fixe la vitesse !!!
- Avantages de la DRAM : 1 condensateur + 1 transistor = PRIX + faible taille pour l'intégration + consommation

SRAM

- Les mémoires vives statiques n'utilisent pas de condensateurs : chaque cellule binaire est réalisée à l'aide de 4 transistors formant un bistable.
- Schéma (⇩)

From Computer Desktop Encyclopedia
© 2005 The Computer Language Co. Inc.



- Les SRAM sont utilisées lorsque l'on désire maximiser les performances, par exemple pour construire des mémoires caches

I. Notion de numération binaire (le monde du numérique et de l'analogique)

II. Rapide Historique de l'évolution des ordinateurs

III. Le modèle Von Neuman et représentation hiérarchique

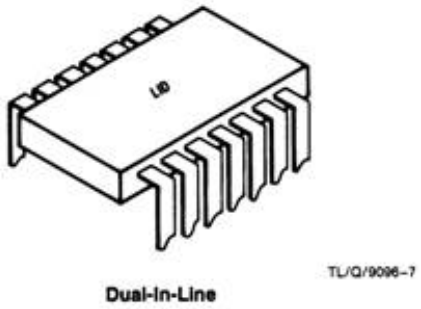
IV. Les différents composants du système et leurs caractéristiques

a. Les mémoires : aspect général , mémoire cache, différence RAM/ROM, les RAMs, les ROMs

- **Les mémoires mortes** ne **sont normalement accessibles qu'en lecture**.
- différents types de circuits de mémoires mortes :

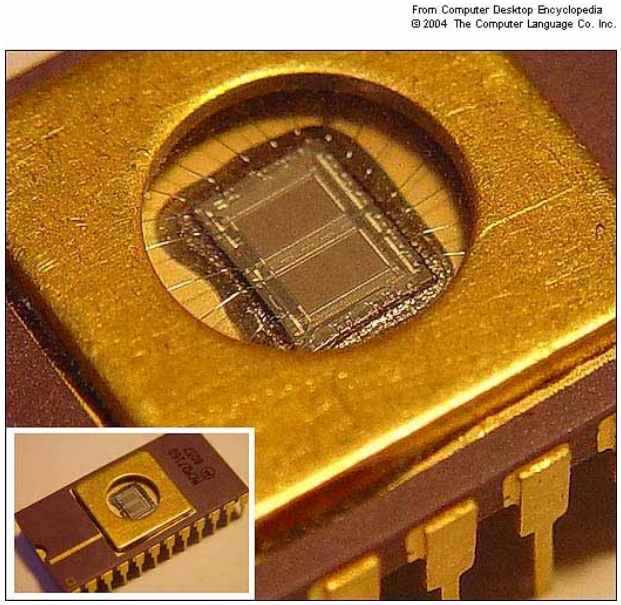
  - **ROM (Read Only Memory)**: circuit intégré, contenu est déterminé une fois pour toute au moment de la fabrication. utilisées pour stocker les parties bas-niveau du système d'exploitation de l'ordinateur (BIOS du PC par exemple).

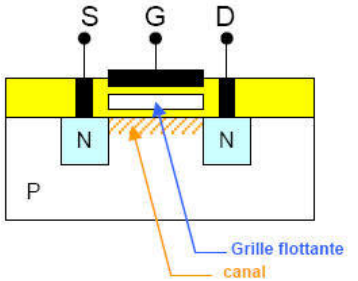
  - **PROM** (**Programmable ROM**) : Alors que la mémoire ROM est enregistrée de manière irréversible lors de sa fabrication, la mémoire PROM est configurée par l'utilisateur en utilisant un *programmateur de PROM*, utilisé pour enregistrer son contenu. Le circuit PROM ne peut plus être modifié par la suite.



- **EPROM** (Erasable PROM) : mémoires EPROM sont des PROM reconfigurables : possible de les effacer pour les reprogrammer. Effacement = exposition boîtier à un fort rayonnement ultraviolet (**UV**).

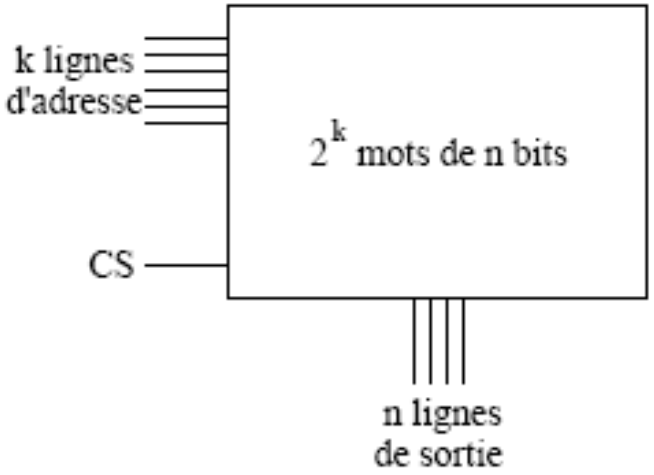
- **EEPROM** (**Electricaly Erasable PROM**) : Même principe qu'une EPROM, mais l'effacement se fait à l'aide de signaux électriques, ce qui est plus rapide et pratique.

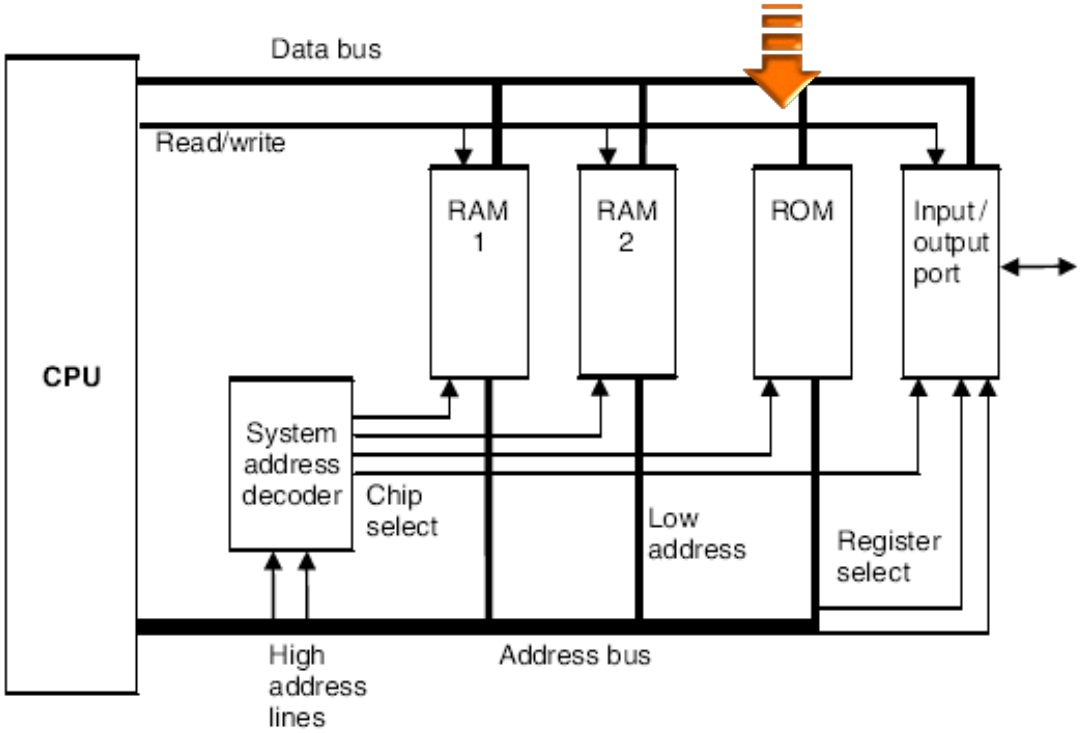




- **FLASH EPROM** Les mémoires FLASH sont similaires aux mémoires EEPROM, mais **l'effacement** peut se faire par **sélectivement par blocs**, ne nécessite **pas le démontage** du circuit et se réalise **rapidement**, **faible consommation**
- Présence : appareil photo, PDA, téléphone…

- Rappel : (ROM : Read Only Memory).
  - Les informations contenues en « mémoire » ROM ne peuvent être accédées qu'en lecture. Les informations ne peuvent être modifiées ni intentionnellement, ni accidentellement.
- Ressemble à un bloc mémoire classique (cf complément précédent) sauf que l'on a souvent pas de ligne d'entrée (pour écrire en mémoire)





- Le temps d'écriture FLASH >> temps d'écriture RAM, mais du même ordre que celui d'un disque dur.
- L'accès en **lecture** à une EEPROM # DRAM. On utilise donc parfois des cartes de mémoire FLASH comme mémoire secondaires.

- Exemple choix EEPROM

No.	Model No.	Data Sheet	I/F	Density (bit)	Operating Voltage (READ)	Operating Voltage (WRITE)	Clock frequency	Write time	Endurance cycles	Data retention	Package
1	S-93C46B/56B/66B	PDF	3-wire	1K/2K/4K	1.8 to 5.5V	2.7 to 5.5V	2MHz max.	8ms max.	1 million	10 years	8-pin DIP SNT-8A 8-pin SOP 8-pin TSSOP TMSOP-8
2	S-93C76A	PDF	3-wire	8K	1.8 to 5.5V	2.7 to 5.5V	2MHz max.	10ms max.	1 million	10 years	TMSOP-8 8-pin SOP 8-pin DIP 8-pin TSSOP
3	S-93C86B	PDF	3-wire	16K	1.8 to 5.5V	2.7 to 5.5V	2MHz max.	4ms max.	1 million	10 years	8-pin SOP 8-pin TSSOP
4	S-93L46A/56A/66A	PDF	3-wire	1K/2K/4K	1.6 to 5.5V	1.8 to 5.5V	2MHz max.	8ms max.	1 million	10 years	8-pin SOP TMSOP-8 WLP SNT-8A 8-pin TSSOP
5	S-93L76A	PDF	3-wire	8K	1.6 to 5.5V	1.8 to 5.5V	2MHz max.	10ms max.	1 million	10 years	8-pin SOP SNT-8A 8-pin TSSOP TMSOP-8